TEKNISKA HÖGSKOLAN I LINKÖPING
Institutionen för datavetenskap
Petru Eles

Tentamen i kursen

Datorarkitektur - TDDI 68

1999-12-11, kl. 14-18

Hjälpmedel:

Inga.

Poänggränser:

Maximal poäng är 40.
För godkänt krävs sammanlagt 21 poäng.

Resultat anslås:

Senast 2000-01-05 på IDAs anslagstavla för tentamensresultat.

Jourhavande lärare:

Erik Larsson, tel 070 474 0212

Good luck !!!

Tentamen i kursen Datorarkitektur - TDDI 68, 1999-12-11, kl. 14-18
Du kan skriva på svenska eller engelska!

1. What is a replacement algorithm? Why is such an algorithm needed with cache memories?
With which of the following strategies is a replacement algorithm needed:
a. Direct mapping.
b. Set-associative mapping.
c. Associative mapping.

(3p)

1. Vad är en “replacement algorithm”? Varför behövs en sådan algoritm när man har cache minnen?
Vid vilka/vilken av följande strategier behövs en replacement algorithm:
a. “Direct mappning”
b. “Set-associative mappning.”
c. “Associative mappning.”

(3p)

2.

a) What is the role of the page table in a virtual memory system?

b) The page table is very large, usually too large to be stored in main memory. Such a large size, at the same time, makes access to the page table very slow. How is this solved in current microprocessor architectures.

(3p)

2.

a) Vilken roll har en sidtabell i ett virtuellt minnes system?

b) Sidtabellen är mycket stor, vanligtvis för stor för att lagras i primärminnet. Sådan stor storlek, samtidigt, gör access till sidtabellen väldigt långsam. Hur löses detta i dagens mikroprocessor arkitekturer?

(3p)

3. Consider the following sequence:

```
        SUB    R4,R3     R4 ← R4 - R3
        SUB    #2,R1     R1 ← R1 - 2
        BEZ    TARGET
        MOVE   R1,R6     R1 ← R6
        - - - - - - - - - - - - -
TARGET  - - - - - - - - - - - - -
```

Transform this sequence for a machine with delayed branching.

Show how the original sequence and the transformed one are executed in a six stages pipelined CPU, and illustrate the reduction of the delay (draw a figure which illustrates the corresponding pipelined execution).

(4p)

3. Sekvensen ovan är given.

Transformera sekvensen för en maskin med fördröjd "branching".

Visa hur original sekvensen och den transformerade exekveras i en sex stegs pipelinad CPU, och beskriv reduktionen av fördröjning (rita en figur som beskriver motsvarande pipelinad exekvering).

(4p)

4.

a) Describe the strategy for static branch prediction depending on the branch direction.

b) Describe the strategy for dynamic branch prediction with a two-bit scheme.

c) Show how the two approaches work in the case of a loop like the one below:

```
        - - - - - - - - - - - - - - - -
LOOP    - - - - - - - - - - - - - - - -
        - - - - - - - - - - - - - - - -
        BNZ    LOOP
        - - - - - - - - - - - - - - - -
```

(3p)

4.

a) Beskriv strategin för statisk "branch prediction" beroende på branch riktning.

b) Beskriv strategin för dynamisk branch prediction med ett två bitars schema.

c) Visa hur de två teknikerna fungerar i fallet med en loop ovan.

(3p)

Tentamen i kursen Datorarkitektur - TDDI 68, 1999-12-11, kl. 14-18
Du kan skriva på svenska eller engelska!

5. The design of RISC architectures is based on certain characteristics of currently used programs. Enumerate at least five such characteristics of programs.

(2p)

5. Konstruktionen av RISC arkitekturer är baserad på speciella karaktärsdrag från program som används just nu. Lista minst fem sådana programkaraktärsdrag.

(2p)

6.

a) What is a superscalar architecture?

b) Draw a block-diagram of a superscalar unit.

(3p)

6.

a) Vad är en superskalär arkitektur?

b) Rita ett block diagram för en superskalär enhet.

(3p)

7.

a) What is the “window of execution” in a superscalar architecture. Why is it important?

b) Why should the window of execution be large and what are the main problems in this context?

(2p)

7.

a) Vad är “window of execution” i en superskalär arkitektur. Varför är det viktigt?

b) Varför ska “window of execution” vara stort och vilka är de huvudsakliga problemen i detta kontext?

(2p)

Tentamen i kursen Datorarkitektur - TDDI 68, 1999-12-11, kl. 14-18
Du kan skriva på svenska eller engelska!

8.

a) Give an example with o*utput dependency* and another one with *antidependency*. Show how they can be solved by *register renamimg*.

b) Which data dependencies have to be considered by a superscalar CPU using:
- in-oder issue with in-order completion?
- out-of-order issue with out-of-order completion?

(3p)

8.

a) Ge ett exempel med o*utput dependency* och ett exempel med *antidependency*. Visa hur de kan lösas med *register renamimg*.

b) Vilket databeroende måste man ta hänsyn till i superskalär CPU om man använder:
- in-oder issue med in-order completion?
- out-of-order issue med out-of-order completion?

(3p)

9. Compare VLIW architectures with superscalar architectures:

a) Show similarities and differences.

b) Show the advantages and disadvantages of the two approaches.

(3p)

9. Jämför VLIW arkitekturer med superskalära arkitekturer:

a) Beskriv likheter och olikheter.

b) Beskriv fördelar och nackdelar med de två arkitekturerna.

(3p)

10. What is loop unrolling? How does it work? Why is it important with VLIW architectures?

(3p)

10. Vad är “loop unrolling”? Hur fungerar det? Varför är det viktigt i VLIW arkitekturer?

(3p)

11.

a) What is branch predication (like in the Merced architecture)?

b) Compare with ordinary branch prediction.

(3p)

11.

a) Vad är “branch predication” (så som den i Merced arkitekturen)?

b) Jämför med traditionell “branch prediction”.

(3p)

12. Flynn's classification of computer architectures: give the definition of the alternative architectures and draw for each one a block diagram.

(3p)

12. Flynn's klassifikation av datorarkitekturer: ge definitionen av arkitektur alternativen och rita ett block diagram för varje.

(3p)

13. Formulate Amdahls law and comment.

(3p)

13. Formulera Amdahls lag och kommentera den.

(3p)

14. Both array processors and vector computers are used for speeding up computations with vectors. What is the main difference between them?

(2p)

14. Både array processors och vector computers används för att öka beräkningshastigheten vid vektor beräkning. Vilken är den huvudsakliga skillnaden mellan dem?

(2p)