Tentamen i kursen Datorarkitektur - TDDI 68, 1999-08-14, kl. 09-13
Du kan skriva på svenska eller engelska!

10.
a) What is a superscalar architecture?
b) Draw a block-diagram of a superscalar unit.

(3p)

10.
a) Vad är en superskalär arkitektur?
b) Rita ett block diagram för en superskalär enhet.

(3p)

11. What is register renaming? How does it improve the performance of superscalar computers? Give an example.

(3p)

11. Vad är register renaming? Hur förbättrar det prestandan av superskalära datorer? Ge ett exempel.

(3p)

12. Flynn’s classification of computer architectures: give the definition of the alternative architectures and draw for each one a block diagram.

(3p)

12. Flynn’s klassifikation av dator arkitekturer: ge definitionen av arkitektur alternativen och rita ett block diagram för varje.

(3p)

13. Enumerate at least five factors which limit the achievable speedup that can be obtained using a parallel computer.

(2p)

13. Räkna upp minst fem faktorer som begränsar prestanda ökningen som kan erhållas med en parallell dator.

(2p)

14. What is a vector processor? Draw a block diagram.

(2p)

14. Vad är en vektorprocessor? Rita ett blockdiagram.

(2p)

Tentamen i kursen Datorarkitektur - TDDI 68, 1999-08-14, kl. 09-13
Du kan skriva på svenska eller engelska!

6.

a) Why is branch prediction important?

b) Illustrate your answer by showing how a certain instruction sequence, of your choice, passes a pipelined unit, in the case of a correct and in that of an incorrect prediction.

(3p)

6.

a) Varför är “branch prediction” viktigt?

b) Illustrera ditt svar genom att visa hur en, fritt vald, sekvens av instructioner passerar piplinen, med en korrekt prediktion och med en felaktigt prediktion.

(3p)

7. Dynamic branch prediction with a two-bit scheme. How does it work?
Illustrate with the case of a loop like the one below:

```
        - - - - - - - - - - - - - - - -
LOOP    - - - - - - - - - - - - - - - -
        - - - - - - - - - - - - - - - -
        BNZ     LOOP
        - - - - - - - - - - - - - - - -
```

(3p)

7. Dynamisk “branch” förutsägelse med ett två-bitars schema. Hur fungerar det?
Illustrera med en loop som den ovan.

(3p)

8. The design of RISC architectures is based on certain characteristics of typical programs which are frequently used. Enumerate at least five such characteristics of programs.

(2p)

8. Designen av RISC arkitekturer är baserad på karaktärsdrag av typiska program som används ofta. Räkna upp minst fem sådana karaktärsdrag av programmen.

(2p)

9. What are the main characteristics of RISC architectures?

(2p)

9. Vad är karakteristiskt för en RISC arkitektur?

(2p)

Tentamen i kursen Datorarkitektur - TDDI 68, 1999-08-14, kl. 09-13
Du kan skriva på svenska eller engelska!

1. Which are the main characteristics of the following mapping strategies for cache memories: *direct* and *set associative*? Illustrate with a figure for each one.

(4p)

1. Vilka är huvuddragen för de två mappningsalgorithmerna för cacheminnen, *direct* och *set associative*. För varje algoritm, illustrera med hjälp av en figur.

(4p)

2.

a) Why do we need special *write strategies* for cache memories?

b). We have discussed three write strategies: *write-through*, *write through with buffered write*, and *copy back*. How do they work? Which are their advantages and disadvantages?

(4p)

2.

a) Varför behöver vi speciella *skriv strategier* för cache minnen?

b). Vi har diskuterat tre skriv strategier: *skriv-genom, skriv-genom med buffrad skriv,* och *kopiera tillbaka*. Hur fungerar dom? Vilka är dess fördelar och nackdelar?

(4p)

3.

a) Why do we need address translation in a virtual memory system? Hoe does it work?

b) What is the role of the page table in a virtual memory system?

(3p)

3.

a) Varför behöver vi adress översättning i ett virtuellt minnes system. Hur fungerar det?

b) Vad har sidtabellen för roll i ett virtuellt minnes system?

(3p)

4. What is the purpose of instruction pipelining? How does a pipelined unit work? Illustrate by an example.

(3p)

4. Vad är syftet med instruktions “pipelining”? Hur fungerar en “pipelined” enhet? Illustrera med hjälp av ett exempel.

(3p)

5. Define the three types of pipeline hazards. Give an example for each.

(3p)

5. Definiera de tre typerna av “pipeline hazards”. Ge ett exempel för varje.

(3p)

TEKNISKA HÖGSKOLAN I LINKÖPING
Institutionen för datavetenskap
Petru Eles

Tentamen i kursen

Datorarkitektur - TDDI 68

1999-08-14, kl. 09-13

Hjälpmedel:

Inga.

Poänggränser:

Maximal poäng är 40.
För godkänt krävs sammanlagt 21 poäng.

Resultat anslås:

Senast 1999-08-30 på IDAs anslagstavla för tentamensresultat.

Jourhavande lärare:

Petru Eles, tel 28 13 96

Good luck !!!